

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-8262

(43) 公開日 平成8年(1996)1月12日

(51) Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/322	Q			
	Z			
21/76				
		8418-4M	H 0 1 L 21/ 76	M
			21/ 94	A
		審査請求 未請求 請求項の数 1	FD (全 6 頁)	最終頁に続く

(21) 出願番号 特願平6-162742

(22) 出願日 平成6年(1994)6月21日

(71) 出願人 000006655

新日本製鐵株式会社

東京都千代田区大手町2丁目6番3号

(72) 発明者 滝山 真功

東京都千代田区大手町2-6-3 新日本
製鐵株式会社内

(72) 発明者 河村 光一郎

東京都千代田区大手町2-6-3 新日本
製鐵株式会社内

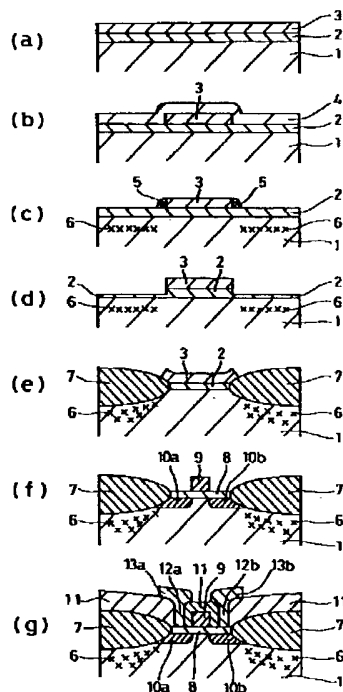
(74) 代理人 弁理士 國分 孝悦

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 素子領域のp n接合部分から離れた位置のフィールド酸化膜の直下領域にゲッタリングサイトを設ける。

【構成】 シリコン窒化膜3の側面にシリコン酸化膜4のサイドウォール膜5を形成した後、シリコン窒化膜3及びサイドウォール膜5をマスクとしてシリコン基板1内に炭素をイオン注入してシリコン基板1内にゲッタリングサイト6となる結晶欠陥を形成する。その後、サイドウォール膜5を除去してから、シリコン窒化膜3を耐酸化膜としてシリコン基板1を選択的に熱酸化してフィールド酸化膜7を形成する。



1

【特許請求の範囲】

【請求項1】 半導体基板上に耐酸化膜をパターン形成する工程と、

しかる後、上記半導体基板全面に酸化膜を形成する工程と、

上記酸化膜を異方性エッチングし、上記耐酸化膜の側壁にサイドウォール酸化膜を形成する工程と、

上記耐酸化膜及び上記サイドウォール酸化膜をマスクとして上記半導体基板内にゲッターリングサイトとなる結晶欠陥を形成する工程と、

しかる後、上記耐酸化膜を酸化マスクとして上記半導体基板を熱酸化し、素子分離膜を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に関し、特に、素子特性を劣化させる不純物及び結晶欠陥を素子領域から排除するゲッターリング技術に関する。

【0002】

【従来の技術】半導体装置の製造工程において、半導体装置の製造環境からのNaやKなどのアルカリ金属、FeやCuなどの重金属が半導体基板を汚染することがある。このような金属元素や半導体基板の結晶欠陥は、pn接合のリーク電流の増加やDRAMのリフレッシュ時間異常等の素子の電気的特性劣化の原因となり、製造歩留りを低下させる。そこで、これらの不都合を回避するため、高温熱処理等により半導体基板の素子形成領域外に転位や積層欠陥等の結晶欠陥を設け、それを金属元素等の捕獲場所（ゲッターリングサイト）とするゲッターリング（捕獲）処理が行われる。

【0003】図2は、半導体基板の概略的な断面図である。半導体装置の製造工程において、主として半導体基板21表面から混入してきた金属元素は、製造工程での熱処理により、半導体基板21の裏面部分22及び表面から深い部分23まで拡散し、そこに形成されたゲッターリングサイトに捕獲される。従って、半導体基板21の表面近傍部分24にゲッターリングサイトを設ける必要は従来なかった。しかし、半導体装置の高集積化に伴って半導体装置の熱処理を従来よりも低温で行うようになった結果、半導体基板21表面から混入してきた金属元素は、半導体基板21裏面部分22及び表面から深い部分23まで拡散しづらくなり、素子形成領域の半導体基板21表面に析出して半導体素子の電気的特性を劣化させる。そこで、近年は、半導体基板21の表面近傍部分24にもゲッターリングサイトを設ける必要が生じてきた。

【0004】次に、半導体基板の表面近傍部分にゲッターリングサイトを設ける場合のゲッターリング領域について説明する。図3は、MOSTランジスタを形成した半導体基板の表面近傍部分の概略的な断面図である。図3において、N型半導体基板31の表面に形成されたP型の

2

ウェル32上には、素子分離のための膜厚の厚いフィールド酸化膜33が形成されている。また、フィールド酸化膜33に囲まれた素子形成領域には、半導体基板31上に形成されたゲート絶縁膜34と、ゲート絶縁膜34上に形成されたサイドウォール膜38を有するゲート電極35と、半導体基板31表面にチャネル領域を隔てて対向する一対のN型不純物拡散層であるソース拡散層36a及びドレイン拡散層36bとを有するMOSTランジスタ37が形成されている。このMOSTランジスタ37は、層間絶縁膜（図示せず）によって全面が覆われている。

【0005】半導体基板の表面近傍部分のうち、現在までにゲッターリングサイトを設ける領域として公知の領域は、図3に示す以下の8つの領域a～hに分類することができる。即ち、半導体基板31とウェル32との境界の直下領域a、半導体基板31とウェル32との境界の直上領域b、フィールド酸化膜33の直下領域c、フィールド酸化膜33の内側領域d、ソース・ドレイン拡散層36a、36bの内側領域e、ゲート電極35及びその直上領域f、フィールド酸化膜33の直上領域g、及び、ソース・ドレイン拡散層36a、36b上の開孔部の直上領域hである。

【0006】これら8つの領域のうち、半導体装置の製造工程の低温化及び素子形成領域の浅化（シャロウジャンクション化）に対して効果的に金属元素を捕獲できるのは、領域b、c及びeに設けられたゲッターリングサイトである。特に領域cは、半導体基板の表面に近く且つ大面積を有するため、ゲッターリングサイトを設ける領域として最も望ましいことが知られている（特開昭56-61131号公報、特開昭56-111244号公報及び特開昭63-185034号公報参照）。

【0007】

【発明が解決しようとする課題】しかしながら、領域cにゲッターリングサイトを設けるに当たっては、以下に述べるような問題があった。図4は、領域cにゲッターリングサイトを設けた場合の図3の部分拡大図であり、図3と共通する部分には同じ符号を用いている。図4において、MOSTランジスタ37を動作させる場合、ゲート電極35に電圧を印加し、ゲート電極35下のウェル32表面に反転層を形成する。すると、N型ソース・ドレイン拡散層36a、36b間にゲート電極35に印加した電圧に応じた電流が流れ、この電流をドレイン拡散層36b上に設けた開口部を介して取り出す。ここで、図中×印は、フィールド酸化膜33の直下領域cに設けられたゲッターリングサイト41を示す。

【0008】このとき、ゲッターリングサイト41が、P型ウェル32とN型ソース・ドレイン拡散層36a、36bとの境界に形成されるpn接合部分にまで存在すると、ゲッターリングサイト41を設けた目的に反し、逆にpn接合のリーク電流が増加することになる。このよう

3

なゲッタリングサイト41による悪影響をなくすためには、ゲッタリングサイト41がp n接合部分に存在しないように制御する必要がある。そのため、従来は、ゲッタリングサイト41を形成するために例えばパターン形成されたシリコン窒化膜をマスクとして荷電粒子のイオン注入等を行った後、このイオン注入等に用いたシリコン窒化膜を更にフォトレジストを用いて微細加工してより小さくし、そのシリコン窒化膜を耐酸化膜としてフィールド酸化膜33を形成するための熱酸化を行うという方法を行っていた。しかし、この方法では、製造工程数

が多くなり、半導体装置の製造が煩雑になるという問題があった。

【0009】そこで、本発明の目的は、より少ない製造工程でフィールド酸化膜の直下領域に、ゲッタリングサイトを、例えばソース・ドレイン領域のp n接合部分に存在しないように設けることのできる方法を提供することである。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明の半導体装置の製造方法は、半導体基板上に耐酸化膜をパターン形成する工程と、しかる後、上記半導体基板全面に酸化膜を形成する工程と、上記酸化膜を異方性エッチングし、上記耐酸化膜の側壁にサイドウォール酸化膜を形成する工程と、上記耐酸化膜及び上記サイドウォール酸化膜をマスクとして上記半導体基板内にゲッタリングサイトとなる結晶欠陥を形成する工程と、しかる後、上記耐酸化膜を酸化マスクとして上記半導体基板を熱酸化し、素子分離膜を形成する工程とを備えている。

【0011】

【作用】素子分離膜を形成するための耐酸化膜の側壁にサイドウォール酸化膜を形成し、その耐酸化膜及びサイドウォール酸化膜をマスクとしてイオン注入又はドライエッチングを行うことにより半導体基板内にゲッタリングサイトとなる結晶欠陥を形成するので、ゲッタリングサイトが少なくともサイドウォール酸化膜の幅に対応した距離だけ素子形成領域から離れて形成される。従って、素子分離膜直下に形成されたゲッタリングサイトが、半導体基板と不純物拡散層との境界に形成されるp n接合部分に存在することがほとんどなくなる。

【0012】

【実施例】以下、本発明をMOSTランジスタの製造に適用した実施例につき図面を参照して説明する。

【0013】図1は、本実施例の製造方法を工程順に示す断面図である。以下、図1に従って本実施例を説明する。

【0014】まず、図1(a)に示すように、P型シリコン基板1上に応力緩和用兼エッチングストッパー用の膜厚30nm程度のシリコン酸化膜2を熱酸化により形成する。しかる後、シリコン酸化膜2に比べて熱酸化速

4

度の遅い膜厚40nm程度のシリコン窒化膜3をシリコン酸化膜2上に化学蒸着(CVD)法により形成する。尚、上記のように、シリコン酸化膜2は応力緩和用兼エッチングストッパー用に過ぎず、以降の工程をシリコン酸化膜2なしで行うことも可能である。

【0015】次に、図1(b)に示すように、MOSTランジスタの形成を予定する素子形成領域にのみシリコン窒化膜3が残存するように、フォトレジスト(図示せず)を用いた微細加工を行ってシリコン窒化膜3をパターニングする。しかる後、CVD法により、シリコン窒化膜3上の全面に膜厚40nm程度のシリコン酸化膜4を形成する。

【0016】次に、図1(c)に示すように、ドライエッチングを行ってシリコン酸化膜4をエッチバックし、シリコン窒化膜3の側面にシリコン酸化膜4のサイドウォール(スペーサー)膜5を形成する。しかる後、シリコン窒化膜3及びサイドウォール膜5をマスクとして、40eV程度の加速電圧でシリコン基板1内に炭素(C)をイオン注入により、面方位(100)に対して炭素イオンビームを7度傾けて導入する。さらに、シリコン基板1を酸素ガスを含むガス雰囲気又は水蒸気を含むガス雰囲気にて1100℃の温度で1時間の熱処理を行う。その結果、シリコン窒化膜3及びサイドウォール膜5の下部領域以外のシリコン基板1内に、注入された炭素及びイオン注入により生じた欠陥を核とする、ゲッタリングサイト6となる結晶欠陥が形成される。このときの炭素のドーズ量と欠陥密度との関係を以下の(表1)に記する。

【0017】

【表1】

炭素イオン注入量	欠陥密度
1×10^{13} イオン/cm ²	6×10^3 /cm ²
1×10^{14} イオン/cm ²	1×10^5 /cm ²
1×10^{15} イオン/cm ²	7×10^5 /cm ²
1×10^{16} イオン/cm ²	1×10^6 /cm ²
1×10^{17} イオン/cm ²	1×10^6 /cm ²

【0018】上記(表1)に示すように、炭素イオンを 1×10^{14} イオン/cm² よりも少ない注入量で注入した場合、 1×10^{15} 個/cm² 未満の結晶欠陥しか形成されず、ゲッタリング能力は弱い。尚、イオン注入する元素は、炭素以外にB、P、N、O、Ar、Kr、Ne、Si、F、As等であってもよい。また、ゲッタリングサイト6を形成するためのイオン注入の前後いずれかに、フィールド酸化膜下にチャネルストッパーを形成するためのP型又はN型の不純物をイオン注入するよう

40

50

5

【0019】また、ゲッターリングサイトとなる結晶欠陥を形成する方法は、イオン注入以外に、シリコン窒化膜3及びサイドウォール膜5をマスクとしたレーザ光照射、ドライエッチング等のその他のゲッターリングサイト形成技術であってもよい。例えば、レーザ光照射による方法としては、YAGレーザー（波長1.065 μ m）をパワー400W、0.5秒/パルスの照射時間でパルス照射する方法がある（特開昭53-52355号公報参照）。また、ドライエッチングによる方法としては、シリコン酸化膜4をエッチバックしてサイドウォール膜5を形成する工程において、例えば平行平板型エッチング装置を用い、CF₄ガス、CHF₃ガス及びArの混合ガス（流量比CF₄:CHF₃:Ar=60:60:800sccm）、パワー350W、真空度1000m Torr、エッチング速度3500Å/分で、30%程度のオーバーエッチングを行うことによって、シリコン基板1にプラズマダメージを与える方法がある。このとき、エッチングの終点検出は、下地のシリコン窒化膜3で行うことができるため、エッチング時間は特に限定されない。尚、ゲッターリングサイトを形成するためのドライエッチングは、シリコン酸化膜4をエッチバックしてサイドウォール膜5を形成するためのエッチングとは別に行うこともできる。

【0020】次に、図1（d）に示すように、シリコン基板1全面を40秒間希弗酸で洗浄することにより、サイドウォール膜5をエッチング除去する。このとき、同時に、表面に露出しているシリコン酸化膜2の一部が除去される。尚、サイドウォール膜5としては、シリコン窒化膜3よりもエッチング速度を速くすることができる膜であればよく、例えばHFに溶ける酸化膜としてプラズマ酸化膜やBPSG膜であってもよい。

【0021】次に、図1（e）に示すように、シリコン窒化膜3を耐酸化膜としてシリコン基板1を選択的に熱酸化する。これにより、シリコン窒化膜3に覆われていない領域のシリコン基板1表面に、膜厚500nm程度のシリコン酸化膜であるフィールド酸化膜7が形成される。このとき、最も素子形成領域に近いゲッターリングサイト6は、フィールド酸化膜7の端部からサイドウォール膜5の幅に対応した分だけ離れている。尚、シリコン酸化膜2とシリコン窒化膜3との間に膜厚50~100nm程度のポリシリコン膜（図示せず）を設けてシリコン基板1を熱酸化する、いわゆるポリシリバッファードLOCOS（PBLOCOS）法を行うことにより、素子形成領域におけるシリコン基板1内の結晶欠陥の発生を抑制するとともに、フィールド酸化膜7のバースピーク長を短くすることもできる。

【0022】次に、図1（f）に示すように、熱リン酸浸漬によって、残存するシリコン窒化膜3を除去した後、シリコン基板1全面を40秒間希弗酸で洗浄することにより、残存するシリコン酸化膜2をエッチング除去

6

する。尚、この後、シリコン基板1表面の汚染物質を取り込むために、フィールド酸化膜7に囲まれたシリコン基板1表面に膜厚30nm程度のシリコン酸化膜である犠牲酸化膜（図示せず）を熱酸化により形成し、さらにシリコン基板1全面を再び希弗酸で洗浄して犠牲酸化膜5をエッチング除去する工程を行ってもよい。しかる後、フィールド酸化膜7に囲まれた素子形成領域のシリコン基板1上に膜厚15nm程度のゲート酸化膜8を熱酸化により形成した後、ゲート酸化膜8上にポリシリコンからなる膜厚50nm程度のゲート電極9をパターン形成する。さらに、ゲート電極9をマスクとしてシリコン基板1内にリン等のN型不純物をイオン注入し、その後熱処理を行ってシリコン基板1表面にソース・ドレイン拡散層10a、10bを形成する。

【0023】次に、図1（g）に示すように、全面に層間絶縁膜11を形成した後、ソース・ドレイン拡散層10a、10bに夫々達するコンタクト孔12a、12bを層間絶縁膜11に開孔する。しかる後、コンタクト孔12a、12bにおいてソース・ドレイン拡散層10a、10bと夫々接続されるアルミ配線13a、13bを形成する。

【0024】以上の工程により、LOCOS法により素子分離された素子形成領域にNチャンネルMOSTランジスタが形成される。

【0025】本実施例では、シリコン窒化膜3及びサイドウォール膜5をマスクとしてシリコン基板1内に炭素をイオン注入してゲッターリングサイト6を形成しているため、最も素子形成領域に近いゲッターリングサイト6は、フィールド酸化膜7の端部からサイドウォール膜5の幅に対応した分だけ離れて形成される。従って、ゲッターリングサイト6が、P型シリコン基板とN型ソース・ドレイン拡散層10とのpn接合部分に存在するようなことがほとんどなくなる。よって、pn接合のリーク電流を防止することができるとともに、シリコン基板1の表面の近くに大面積のゲッターリングサイト6を形成できる。また、シリコン酸化膜4の膜厚を制御することにより、サイドウォール膜5の幅を制御することが可能なため、最も素子形成領域に近いゲッターリングサイト6とフィールド酸化膜7の端部との距離を適宜制御することができる。

【0026】本実施例では、ゲッターリングサイト6を形成しない場合に比べて工程数の増加は、シリコン酸化膜4の形成及びそのエッチバックの2工程である。これに対し、従来のようにゲッターリングサイト6を形成するためにイオン注入を行った後、イオン注入用のマスクを更に微細加工してフィールド酸化膜7を形成するための耐酸化膜となるようにパターンニングする場合は、フォトレジスト塗布、マスク合わせ、露光、現像、エッチング、フォトレジスト除去等の工程が必要である。即ち、本実施例によると、フィールド酸化膜7の直下領域の最も素

7

子形成領域に近いゲッタリングサイト6がサイドウォール膜5の幅に対応した距離だけフィールド酸化膜7の端部から離れた半導体装置が、従来よりもより簡単に少ない工程で製造できるようになる。

【0027】尚、素子形成領域に形成する半導体素子は、NチャネルMOSTランジスタに限らず、PチャネルMOSTランジスタやバイポーラトランジスタ等であってもよい。

【0028】

【発明の効果】本発明によると、耐酸化膜及びそのサイドウォール酸化膜をマスクとして半導体基板内にゲッタリングサイトとなる結晶欠陥を形成するので、最も素子形成領域に近いゲッタリングサイトがサイドウォール酸化膜の幅に対応した距離だけ素子分離膜の端部から離れて形成される。従って、素子分離膜の直下に形成されたゲッタリングサイトが、素子形成領域における半導体基板と不純物拡散層との境界に形成されるpn接合部分に存在することがほとんどなくなる。よって、pn接合のリーク電流を防止することができるので、半導体装置の特性を向上させることができるとともに、歩留りが向上する。また、従来よりも少ない工程数で、素子分離膜の

8

直下領域の最も素子形成領域に近いゲッタリングサイトがサイドウォール酸化膜の幅に対応した距離だけ素子分離膜の端部から離れた半導体装置を形成することができる。

【図面の簡単な説明】

【図1】本発明の実施例の半導体装置の製造方法を工程順に示す断面図である。

【図2】半導体基板の概略的な断面図である。

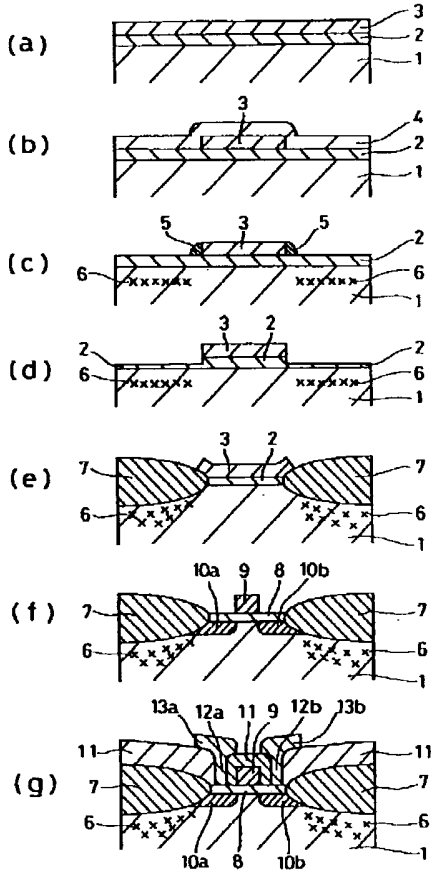
【図3】MOSTランジスタを形成した半導体基板の表面近傍部分の概略的な断面図である。

【図4】図3の部分的な拡大図である。

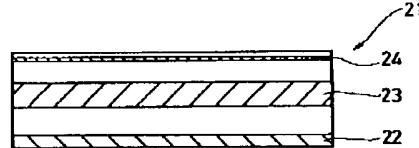
【符号の説明】

- 1 シリコン基板
- 2、4 シリコン酸化膜
- 3 シリコン窒化膜
- 5 サイドウォール膜
- 6 ゲッタリングサイト
- 7 フィールド酸化膜
- 8 ゲート酸化膜
- 9 ゲート電極
- 10 ソース・ドレイン拡散層

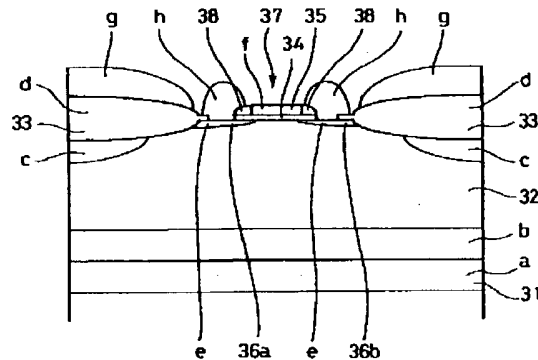
【図1】



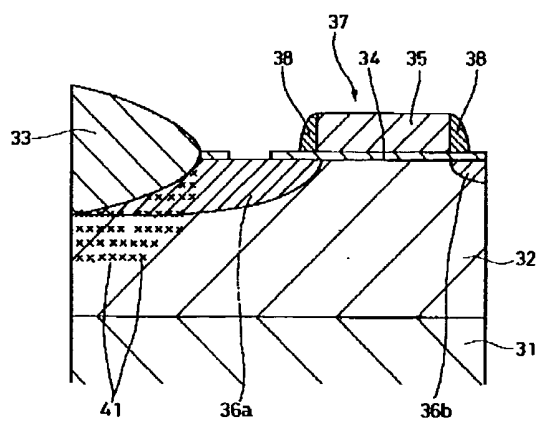
【図2】



【図3】



【図4】



フロントページの続き

(51)Int.Cl.⁶

H01L 21/316

識別記号

片内整理番号

F I

技術表示箇所